

zhongzejiang的个人博客

分享

http://blog.sciencenet.cn/u/zhongzejiang

博客首页

动态

微博

博文

相册

主题

分享

好友

留言板

博文

[转载]SPI时钟极性(Clock Polarity)和时钟相位(Clock Phase)的理解

已有 527 次阅读 2013-6-26 16:56 | 系统分类:科研笔记

时钟极性：表示时钟信号在空闲时是高电平还是低电平。
时钟相位：决定数据是在SCK的上升沿采样还是在SCK的下降沿采样。



江中泽
加为好友 给我留言
打个招呼 发送消息

2. 数据传输

在一个SPI时钟周期内，会完成如下操作：

- 1) 主机通过MOSI线发送1位数据，从机通过该线读取这1位数据；
- 2) 从机通过MISO线发送1位数据，主机通过该线读取这1位数据。

这是通过移位寄存器来实现的。如图2所示，主机和从机各有一个移位寄存器，且二者连接成环。随着时钟脉冲，数据按照从高位到低位的方式依次移出主机寄存器和从机寄存器，并且依次移入从机寄存器和主机寄存器。当寄存器中的内容全部移出时，相当于完成了两个寄存器内容的交换。

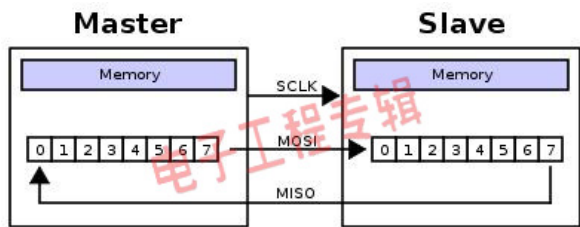


图2 SPI数据传输的实现

3. 时钟极性和时钟相位

在SPI操作中，最重要的两项设置就是时钟极性（CPOL或UCCKPL）和时钟相位（CPHA或UCCKPH）。时钟极性设置时钟空闲时的电平，时钟相位设置读取数据和发送数据的时钟沿。

主机和从机的发送数据是同时完成的，两者的接收数据也是同时完成的。所以为了保证主从机正确通信，应使得它们的SPI具有相同的时钟极性和时钟相位。

举例来说，分别选取MSP430控制器和OLED驱动SH1101A为主从机，图3和图4为它们的SPI时序。由图4可知，SH1101A的SPI时钟空闲时为高电平，并且在后时钟沿接收数据，则MSP430控制器SPI的设置应与此保持一致。从图3中可以看出，要使得时钟在空闲时为高电平，应将UCCKPL置1；要使得在后时钟沿接收数据，应将UCCKPH清零。

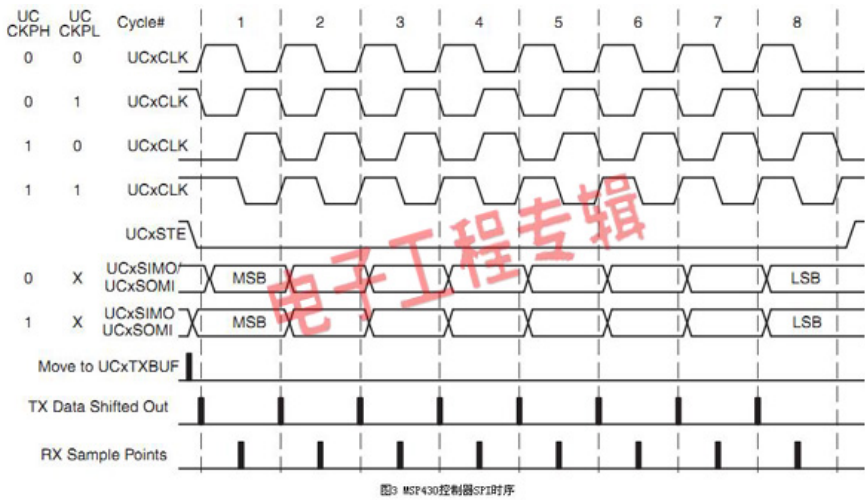


图3 MSP430控制器SPI时序

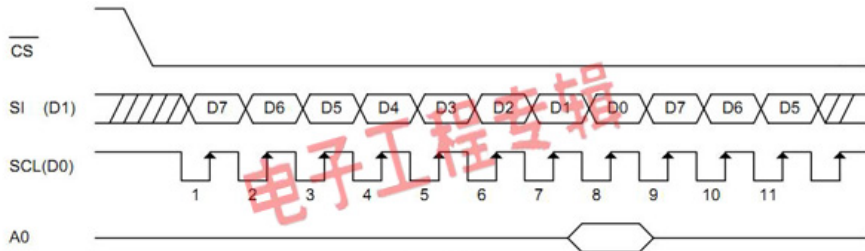


图4 SPI101A SPI时序

4. 优缺点

SPI接口具有如下优点：

- 1) 支持全双工操作；
- 2) 操作简单；
- 3) 数据传输速率较高。

同时，它也具有如下缺点：

- 1) 需要占用主机较多的口线（每个从机都需要一根片选线）；
- 2) 只支持单个主机。

本文引用地址：<http://blog.sciencenet.cn/blog-948919-702936.html>

上一篇：[\[转载\]C#串口编程SerialPort类的属性和方法](#)

下一篇：[\[转载\]SPI常见错误](#)

更多

当前推荐数：**0**

推荐到博客首页

评论 (0 个评论)

作者的其他最新博文

全部

- [转载]人生的意义？
- [转载][to be annotated] What is
- [转载]【Self-Popularization of
- [转载]陶哲轩：做数学一定要是天才
- stm32通过USART发送（实时）数据
- [转载]stm32上使用sprintf语句实现向

热门博文导读

- 中国文化是一种低智和反智文化
- 算一下这个帐就发现一些问题
- 不能对高校的科研期望太高
- 【老马-17】 宋江是个战略科学家

1/0 | 总计:0 | 首页 | 上一页 | 跳转

返回顶部

▲ 科学网 科学网

- 月亮的厚度为什么比地壳厚3倍还多...